

Patent Abstracts of Japan

PUBLICATION NUMBER : 09237870
PUBLICATION DATE : 09-09-97

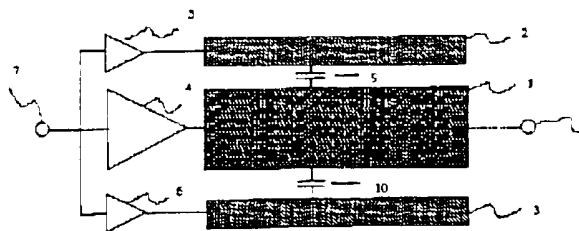
APPLICATION DATE : 01-03-96
APPLICATION NUMBER : 08044436

APPLICANT : HITACHI MICROCOMPUT SYST LTD;

INVENTOR : KUNITOMO HISAAKI;

INT.CL. : H01L 27/04 H01L 21/822

TITLE : SIGNAL-LINE DRIVING DEVICE



ABSTRACT : PROBLEM TO BE SOLVED: To obtain a signal-line driving device by which the signal transmission rate of a signal line is increased sharply by a method wherein, in addition to a first main signal line, one or a plurality of second subsignal lines are installed near parts which are nearly capacitive-coupled to the signal line and in-phase signals are driven to the main signal line and the subsignal lines.

SOLUTION: A first signal line 1 is installed, one or a plurality of subsignal lines 2, 3 are installed near parts which are nearly capacitive-coupled to the signal line, and in-phase signals are driven to the main signal line 1 and the subsignal lines. For example, a main signal line 1 and subsignal lines 2, 3 which are thinner than the main signal line 1 are laid in phase-parallel, and main-signal and subsignal-line drive circuits 4 to 6 are started simultaneously by a pulse signal which is input from an input terminal 7 to the drive circuits. As a result, the signal-line capacitance of the main signal line 1 is made equivalently, and the signal transmission rate to an output terminal of the pulse signal which is input from the input terminal 7 can be made fast.

COPYRIGHT: (C)1997,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237870

(43) 公開日 平成9年(1997)9月9日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 27/04

H 0 1 L 27/04

D

21/822

審査請求 未請求 請求項の数 6 O L (全 4 頁)

(21) 出願番号 特願平8-44436

(22) 出願日 平成8年(1996)3月1日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71) 出願人 000233169

株式会社日立マイコンシステム

東京都小平市上水本町5丁目22番1号

(72) 発明者 増田 弘生

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(72) 発明者 佐藤 久子

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(74) 代理人 弁理士 小川 勲男

最終頁に続く

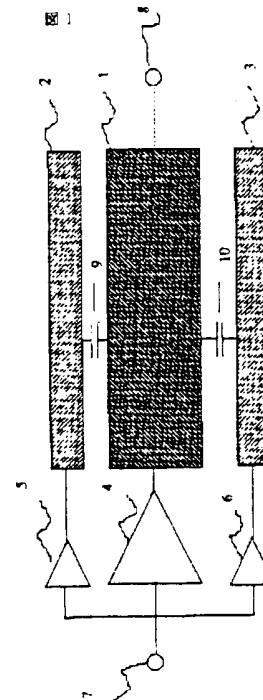
(54) 【発明の名称】 信号線駆動装置

(57) 【要約】

【課題】主副信号線間の等価容量を小さくして、主信号線の信号伝達速度を飛躍的に増大させる信号線駆動装置を提供することができる。

【解決手段】主信号線1と主信号線より細い副信号線2、3を相平行し敷設して駆動回路への入力端子7から入力されるパルス信号により主副信号線駆動回路4、5、6を同時に起動する。

図1



【特許請求の範囲】

【請求項1】第1の主信号線があり、その信号線と容量結合する程度の近傍に1個または複数個の第2の副信号線があり、上記主信号線および副信号線に同相の信号が駆動されることを特徴とする信号線駆動装置

【請求項2】第1の主信号線があり、その信号線と容量結合する程度の近傍に1個または複数個の第2の副信号線があり、上記主信号線および上記副信号線に同相の信号が駆動され、上記主信号線との容量結合が上記副信号線との容量結合より小さい第3の静電容量シールド線が設けられていることを特徴とする信号線駆動装置

【請求項3】請求項1または2において、上記第1の主信号線の断面積が上記第2の副信号線の断面積より大きい信号線駆動装置

【請求項4】請求項1または2において、上記第1の主信号線の固有抵抗値が上記第2の副信号線の固有抵抗値より小さい信号線駆動装置

【請求項5】請求項1または2において、上記第2の副信号線に信号再生用回路が設けられ上記第2の副信号線の信号波形の減衰が再生される手段を有する信号線駆動装置

【請求項6】請求項2において、第3のシールド線が複数存在し、その少なくとも2本が各々接地電位および電源電圧に設定されており、これらのシールド線で上記第2の副信号線の電圧充放電を行う信号線駆動装置

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は高速に信号を伝達する信号線駆動装置に関する。

【0002】

【従来の技術】従来の信号線駆動装置で信号線の高速度を図るには、信号線抵抗の低減および信号線容量の低減により信号伝送の時定数を減らすことが行われて来た。しかし、信号処理装置の小型化、高密度化にともない狭い空間に沢山の信号線を敷設するためには配線間の距離を短くする必要があり、また信号線の断面積を小さくし

$$C_{eff} = C_g \frac{V_1(t) - V_2(t)}{V_{DD}} + C_{10} \frac{V_1(t) - V_3(t)}{V_{FF}} \quad \dots (数1)$$

【0009】すなわち、 $V_2(t)$ 、 $V_3(t)$ が $V_1(t)$ と同相で変化すると C_{eff} は小さくなり、信号線負荷容量は等価的に小さく見えることになり入力端子7から入力されるパルス信号の出力端子8への信号伝達速度を速くすることができる。

【0010】図2は他の本発明の他の実施例である。記号については図1と同様であるが副信号線2、3の外側に端子13、14から固定電位を給電されたシールド配線層11、12が形成され、これにより副信号線2、3の電気力線が外部に漏れて静電容量結合による外部への電気的雑音を発生することを抑える働きをする。

【0011】図3は本発明の他の実施例である。記号に

なければならない、という必要が発生してきた。このため、信号線間の容量、抵抗は大きくなり逆に信号遅延が増大するという問題があった。

【0003】

【発明が解決しようとする課題】本発明の目的は、高密度で敷設されている信号線により信号線間の容量が増大し、信号伝達速度が低下する現象を新たに信号駆動方式を工夫することにより軽減し、信号線の線間伝達速度を飛躍的に増大させる信号線駆動装置を提供することにある。

【0004】

【課題を解決するための手段】本発明は第1の信号伝達用の主信号線があり、その信号線と容量結合する程度の近傍に1個または複数個の第2の副信号線を設け、上記主および副信号線に同相の信号を駆動することにより主副信号線間の等価容量を小さくして、主信号線の信号伝達速度を飛躍的に増大させる信号線駆動装置を提供する。

【0005】

【発明の実施の形態】図1は本発明の実施例である。記号については以下の通りである。

【0006】1は主信号線、2は副信号線、3は副信号線、4は主信号線駆動回路、5は副信号線駆動回路、6は副信号線駆動回路、7は主副信号線駆動回路制御信号入力端子、8は主信号線出力端子、9は主副信号線間容量、10は主副信号線間容量である。

【0007】図1に示される様に、主信号線1と主信号線より細い副信号線2、3を相平行して敷設し駆動回路への入力端子7から入力されるパルス信号により主副信号線駆動回路4、5、6を同時に起動する。主と副の間の距離は副信号線の副と同等又はそれ以下である。このとき主信号線1と副信号線2、3の電位時間変化を $V_1(t)$ 、 $V_2(t)$ 、 $V_3(t)$ とすると、主信号線1の信号線容量は等線的に下記の式で書き表せる。

【0008】

【数1】

については図1と同様であるが配線幅の小さい副信号線2、3、2a、3aは主信号線1より信号伝達速度が遅くなるために、信号再生回路15、16が設けられ信号の再生を行なうことにより数1の“ $V_1(t) - V_2(t)$ ”、 $V_1(t) - V_3(t)$ ”を小さくして主信号線の信号伝達速度を速くする。信号再生回路15、16の電源はたとえば端子13に V_{cc} 電源電圧、端子14に接地電圧を接続することにより容易に供給することができる。

【0012】

【発明の効果】本発明によれば、第1の信号伝達用の主信号線があり、その信号線と容量結合する程度の近傍に

1個または複数個の第2の副信号線を設け、主および副信号線に同相の信号を駆動することにより主副信号線間の等価容量を小さくして、主信号線の信号伝達速度を飛躍的に増大させる信号線駆動装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例の説明図

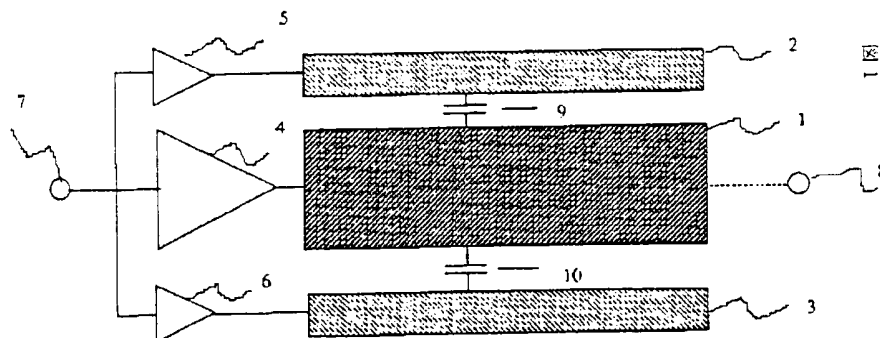
【図2】本発明の第二実施例の説明図

【図3】本発明の第三実施例の説明図

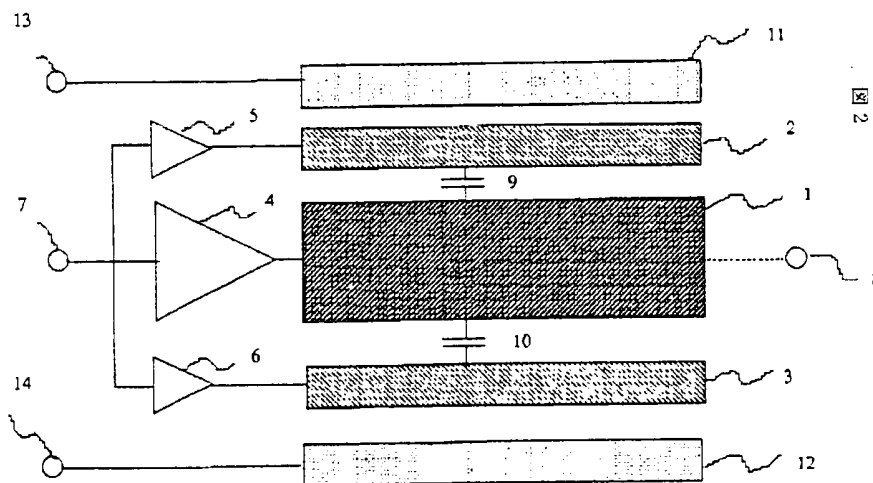
【符号の説明】

1…主信号線、2、3…副信号線、4、5、6…駆動回路、7…入力端子、8…出力端子、9、10…コンデンサ

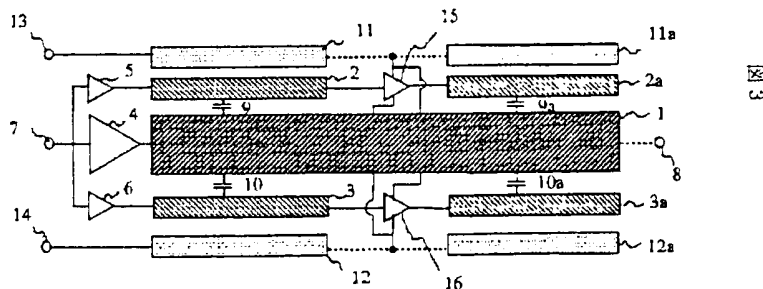
【図1】



【図2】



【図3】



フロントページの続き

(72)発明者 中村 高秀

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 常野 克己

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 青山 仁子

東京都青梅市今井2326番地 株式会社日立
製作所デバイス開発センタ内

(72)発明者 国友 久彰

東京都小平市上水本町5丁目22番1号 株
式会社日立マイコンシステム内